

מס' קורס : 0512-4400
 סמסטר ב' תשס"ו
 מועד הבחינה :
 משך הבחינה : 3 שעות

מבחן בקורס "מבנה המחשב"

ד"ר גיא אבן, מר מוטי מדינה, מר בוריס קורנפלד

1. בהתאם להוראות הדיקאן לא תינתן הארכה.
2. קראו את כל השאלות בעיון בתחילת המבחן.
3. במבחן יש 3 שאלות – אין בחירה.
4. מותר להיעזר בסיכומי שיעור מודפסים שחולקו בהרצאות ובתדפיסי שקפים רק של הפרקים העוסקים במעגלים סינכרוניים ו Simplified DLX. אסור שימוש בכל חומר אחר. למען הסר ספק : אסור שימוש בכל חומר הכולל פתרונות של תרגילי בית (כולל שקפים מתירגולים) ופתרונות של מבחנים משנים קודמות.
5. מותר להשתמש בתשובותיכם בכל מעגל, שנלמד בכתה או בשיעורי הבית, בתנאי שמתמשים במעגל זהה לחלוטין למעגל שנלמד. יש לציין במפורש מהם הקלטים, הפלטים והפונקציונליות.
6. יש לקחת בחשבון שההשתייה של שער תלויה בדרגת הכניסה שלו, אלא אם כן מצויין אחרת.
7. בסוף טופס הבחינה מצורפים **נספחים** (טבלת מצבים של Simplified DLX, מכונת מצבים של בקרת ה-Simplified DLX, מסלול הנתונים Simplified DLX, פתרון נוסחות נסיגה).
8. ליד כל שאלה מופיע בסוגריים מספר הנקודות שיינתנו עבור תשובה מלאה.
9. הציון הניתן לתשובה תלוי במחיר ובהשתייה של המעגל בו הנכם משתמשים.
10. ענו על השאלות באיזורים המוקצים לכך בגוף השאלות. השתמשו במחברות כטיטות בלבד.
11. רשמו את מספר תעודת הזהות למעלה.
12. אם מתעוררות שאלות במהלך המבחן, ניתן לכתוב אותן בדף השאלות שיחולק ע"י המשגיחות. צוות הקורס יאסוף את השאלות וישיב עליהן בכתב.
13. בהצלחה !

שאלה	משקל	ציון
א – 1	5	
ב – 1	5	
ג – 1	5	
ד – 1	5	
א – 2	15	
ב – 2	15	
ג – 2	10	
א – 3	20	
ב – 3	20	
סה"כ	100	

שאלה מס' 1 (20%)

ציינו האם המשפטים הבאים נכונים או לא נכונים.

נמקו כל תשובה במשפט קצר.

א. עבור קלט $A[n-1:0], B[n-1:0]$ המעגל ADD/SUB (מחבר/מחסר בשיטת משלים ל-2) תמיד פולט $OVF=1$ אם $B = 1 \cdot 0^{n-1}$.

ב. קיים מימוש למכונת המצבים של בקרת ה Simplified DLX המכיל פחות דלגדלגים (Flip Flops) מכל מימוש של מסלול הנתונים של Simplified DLX.

ג. תהי $f : \{0,1\}^n \times \{0,1\}^k \rightarrow \{0,1\}$ הפונקציה המוגדרת ע"י: $f(x[n-1:0], p[k-1:0]) = 1$ אם"ם קיים אינדקס i עבורו $x[i:i-(k-1)] = p[k-1:0]$. לא קיים מעגל צירופי המממש את f בהשהייה $O(\log(k))$.

ד. כל מכונת מצבים סופית ניתנת למימוש ע"י מעגל סינכרוני.

שאלה מס' 2 (40%)

יהי Block-Adder(n,k) מעגל צירופי המוגדר באופן הבא:

קלטים: $A[n-1:0], B[n-1:0] \in \{0,1\}^n$

פלט: $S[n-1:0] \in \{0,1\}^n$

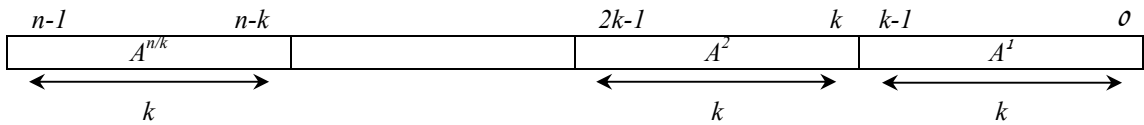
$C[n] \in \{0,1\}$

פונקציונליות: $\langle A[n-1:0] \rangle + \langle B[n-1:0] \rangle = \langle S[n-1:0] \rangle + 2^n \cdot C[n]$

המימוש מבוצע באופן הבא:

(1) נחלק כל מחרוזת קלט ל $\frac{n}{k}$ בלוקים של סיביות עוקבות (הניחו ש n מתחלק ע"י k).

נסמן את הבלוק ה i של A ע"י A^i .
סכמטית:



• באופן זה נחלק את B ואת S לבלוקים גם כן.

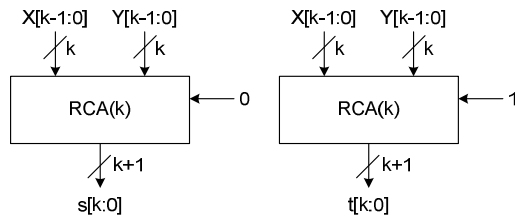
(2) נשתמש במעגל ST-RCA(k) שמקבל קלט $x[k-1:0], y[k-1:0] \in \{0,1\}^k$ ופולט

$S[k:0], T[k:0] \in \{0,1\}^{k+1}$ המקיימים:

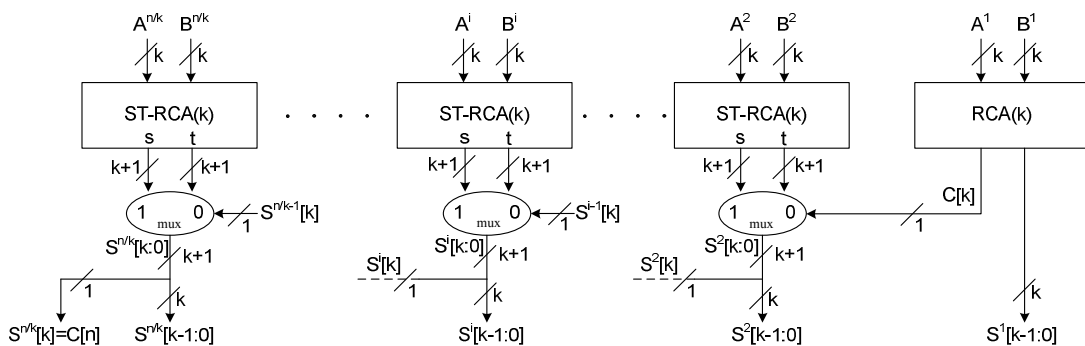
$$\langle S[k:0] \rangle = \langle x[k-1:0] \rangle + \langle y[k-1:0] \rangle$$

$$\langle T[k:0] \rangle = \langle x[k-1:0] \rangle + \langle y[k-1:0] \rangle + 1$$

ST-RCA(k) ממומש באופן הבא:



(3) המימוש של Block-Adder(n,k) הוא:



ענו על השאלות הבאות:
• נא להתעלם משיקולי Fanout לא חסום.

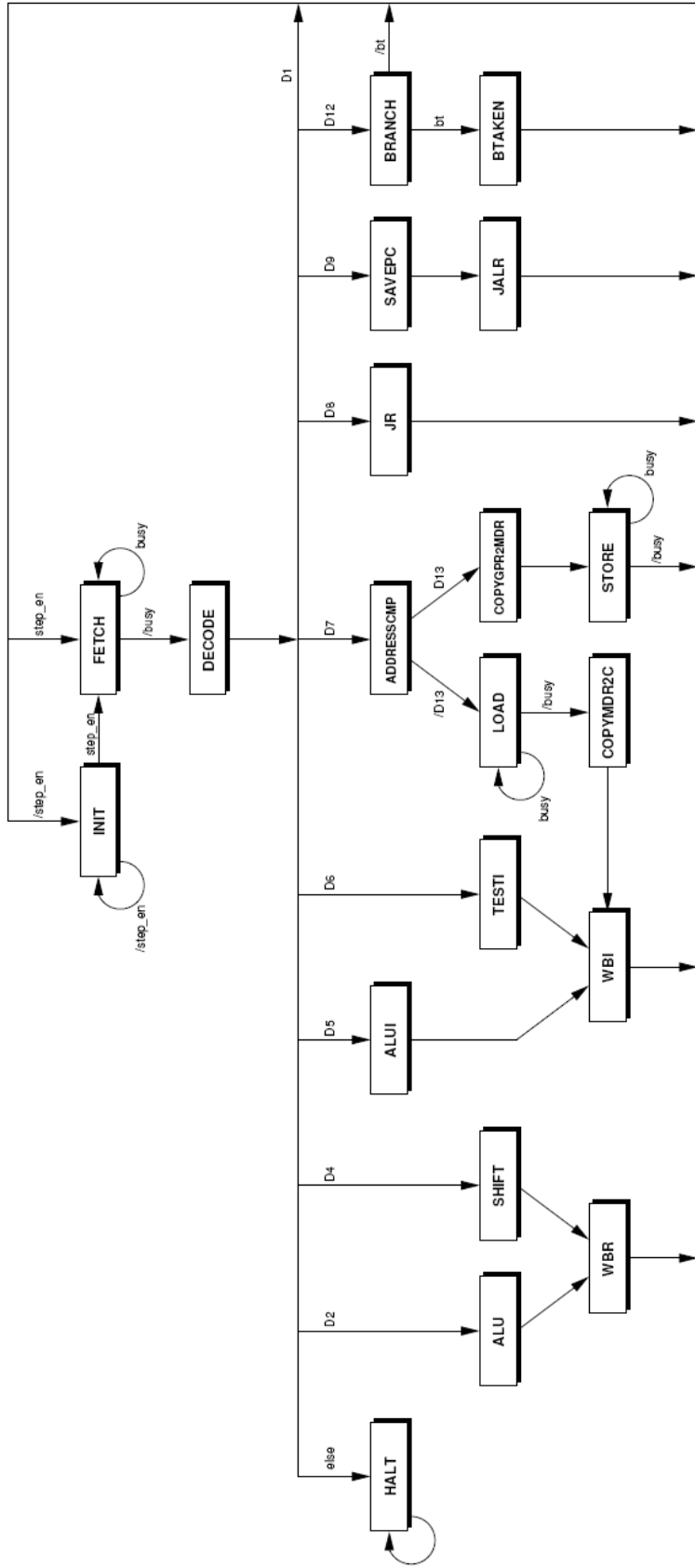
א. הוכחת הנכונות של המעגל Block-Adder(n,k) היא באינדוקציה. נסחו את טענת האינדוקציה והסבירו היכן נעשה שימוש בהנחת האינדוקציה בשלב מעבר האינדוקציה.

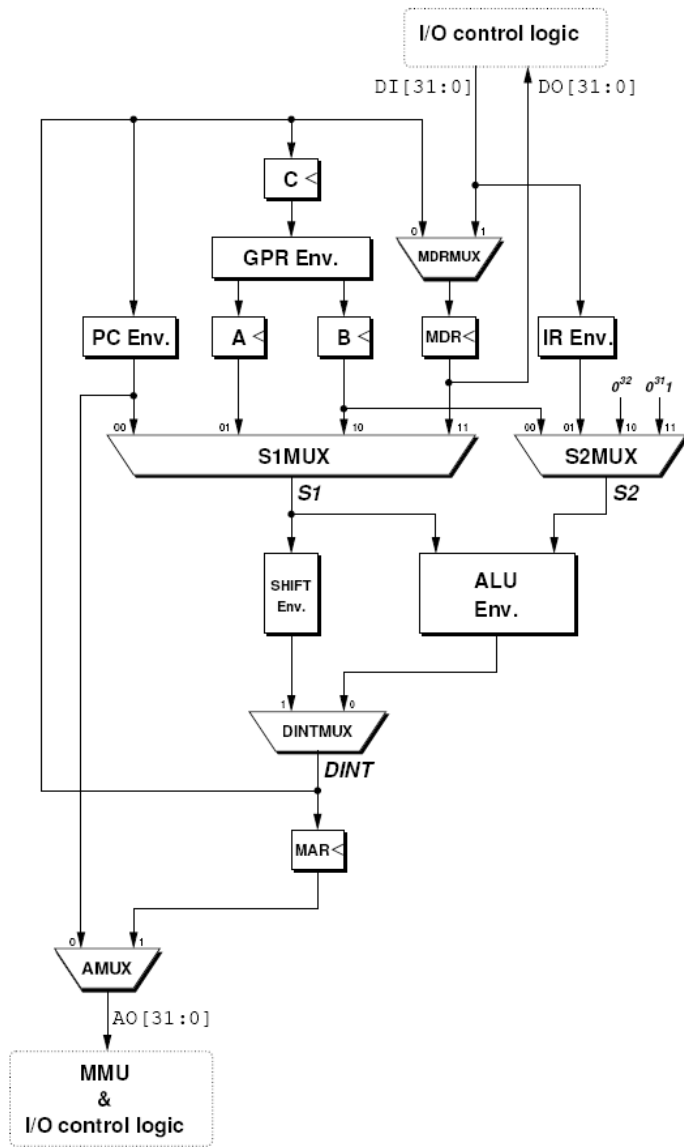
טענת האינדוקציה:
השימוש בהנחת האינדוקציה בשלב האינדוקציה:

ב. נתחו את המחיר של המעגל Block-Adder(n,k) כפונקציה של n, k .

ג. עבור איזה ערכים $k = f(n)$ מתקבלת השהיה קטנה ביותר (אסימפטוטית)?

Name	RTL Instruction	Active Control Signals
Fetch	$IR = M(PC)$	MR, IRce
Decode	$A = RS1,$ $B = RS2$ $PC = PC + 1$	Ace, Bce, S2sel[1], S2sel[0] PCce, add
Alu	$C = A \text{ op } B$	S1sel[0], Cce
TestI	$C = (A \text{ rel } imm)$	S1sel[0], S2sel[0], Cce, test, Itype
AluI(add)	$C = A + imm$	S1sel[0], S2sel[0], Cce, add, Itype
Shift	$C = A \text{ shift } sa$ $sa = 1, (-1)$	S1sel[0], Cce DINTsel, shift (.right)
Adr.Comp	$MAR = A + imm$	S1sel[0], S2sel[0], MARce, add
Load	$MDR = M(MAR)$	MDRce, Ase1, MR, MDRsel
Store	$M(MAR) = MDR$	Ase1, MW
CopyMDR2C	$C = MDR(\gg 0)$	S1sel[0], S1sel[1], S2sel[1], DINTsel, Cce
CopyGPR2MDR	$MDR = B(\ll 0)$	S1sel[1], S2sel[1], DINTsel, MDRce
WBR	$RD = C$ (R-type)	GPR_WE
WBI	$RD = C$ (I-type)	GPR_WE, Itype
Branch	branch taken?	
Btaken	$PC = PC + imm$	S2sel[0], add, PCce
JR	$PC = A$	S1sel[0], S2sel[1], add, PCce
Save PC	$C = PC$	S2sel[1], add, Cce
JALR	$PC = A$ $R31 = C$	S1sel[0], S2sel[1], add, PCce GPR_WE, jlink





פתרון נוסחות נסיגה

$$T(n) = aT\left(\frac{n}{b}\right) + f(n)$$

$$T(n) = \begin{cases} \Theta(n^{\log_b a}) & \text{if } : \exists \varepsilon > 0, f(n) = O(n^{\log_b a - \varepsilon}) \\ \Theta(n^{\log_b a} \lg n) & \text{if } : f(n) = \Theta(n^{\log_b a}) \\ \Theta(f(n)) & \text{if } : \exists \varepsilon > 0, f(n) = \Omega(n^{\log_b a + \varepsilon}) \\ & \text{and } : \exists c < 1, a \cdot f\left(\frac{n}{b}\right) \leq c \cdot f(n) \end{cases}$$